UNIVERSITÀ DEGLI STUDI DI NAPOLI PARTHENOPE

SCUOLA INTERDIPARTIMENTALE DELLE SCIENZE, DELL'INGEGNERIA E DELLA SALUTE

INFORMATICA

Immagine che contiene testo

Descrizione generata automaticamente

Progetto Calcolo Parallelo e Distribuito

**Proponenti:**

Mungari Alfredo 0124002134

Giordano Orsini Massimiliano 0124002214

Ferraro Dominick 0124002048

**Data di Consegna:**

14/06/2022

**Anno Accademico:**

2021 – 2022

**Categoria:**

Nucleo Computazionale

Matrice x Vettore

# Indice

[Descrizione generale del progetto 3](#_Toc105923610)

[Descrizione grafica della strategia Errore. Il segnalibro non è definito.](#_Toc105923611)

[Valutazione dei tempi e grafici 4](#_Toc105923612)

[Manuale Utente – Guida alla compilazione e all’esecuzione 9](#_Toc105923613)

[Glossario 10](#_Toc105923614)

# 

# Descrizione generale del progetto

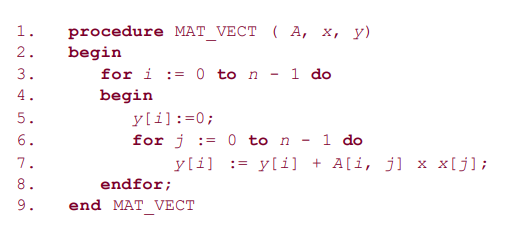
La traccia richiede l’implementazione dell'algoritmo parallelo ( processori) per il calcolo del prodotto tra una matrice *A* di dimensione *nxm* e un vettore *x* di dimensione *m*, secondo la prima strategia di parallelizzazione ovvero partizionando la matrice per blocchi di righe monodimensionali. L'algoritmo è sviluppato in ambiente *MPI\_Docker.*

Il calcolo del prodotto matrice-vettore è definito come segue:

ove *A* è la matrice di dimensioni *nxm*, *x* è un vettore di dimensione *m* e *y* è un vettore di dimensione *n*. Si ricorda che tale prodotto è possibile solo se il numero di colonne della matrice *A* è esattamente pari al numero di righe del vettore *x*. Tale prodotto genera un vettore *y* di dimensione *n*.

L’algoritmo sequenziale prevede il calcolo del vettore y componente per componente:

Di seguito è riportato un esempio di algoritmo sequenziale per il prodotto matrice-vettore in pseudo-codice.



# Descrizione dell’approccio parallelo

E’ possibile interpretare il prodotto matrice-vettore come una serie di prodotti scalari indipendenti tra le righe della matrice ed il vettore delle incognite.

Sia *A* una matrice di dimensioni *nxm, x* un vettore di dimensione *m* e *y* un vettore di dimensione *n*, la componente *i*-esima del vettore *y* è ottenuta come il prodotto scalare tra la riga *i*-esima della matrice *A* ed il vettore *x*.

La matrice *A* può essere distribuita ai processori del cluster con diverse strategie; nel nostro caso consideriamo la prima la prima strategia, la quale effettua la suddivisione più naturale poiché deriva direttamente dalla definizione del prodotto matrice per vettore, come illustrata in precedenza.

Supponendo che il processore *master* sia l’unico a contenere sia gli elementi della matrice *A* sia gli elementi del vettore *x*, è necessario che questi siano distribuiti tra i vari processori per il calcolo delle rispettive componenti di *y*.

La prima strategia prevede la decomposizione della matrice *A* in **blocchi di righe.**

Il processore *master* distribuisce a tutti i processori vettori di lunghezza se è esattamente divisibile per *p,* altrimenti vettori di lunghezza *m*.

Analogamente, il processore *master* distribuisce a tutti i processori l’intero vettore *x* di lunghezza m*,* siccome ogni processore necessita dell’intero vettore per il calcolo del prodotto scalare.

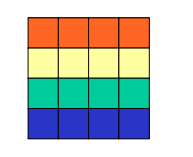
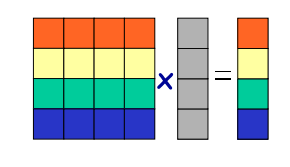
Al termine della fase di calcolo locale completamente parallela, è possibile ipotizzare che ciascun processore stampi le componenti calcolate localmente del vettore *y*, senza che queste risiedano quindi un’unica area di memoria, tipicamente del processore *master*, o nell’area memoria di ciascun processore, oppure che tali componenti vengono inviate ad un processore in particolare, ad esempio il processore *master*, il quale stamperà in sequenziale il vettore finale di lunghezza *m*.

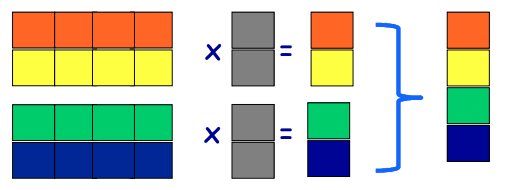
Nel caso di non esatta divisibilità del numero di righe, è necessario distribuire le righe in eccesso tra i vari processori in qualche maniera. E’ possibile ipotizzare in maniera arbitraria la distribuzione delle righe in eccesso tra eventuali processori che conseguentemente calcoleranno un prodotto scalare in più di lunghezza *m*.

Tutti gli altri processori attenderanno il completamento di questa fase.

Alternativamente, è possibile aggiungere un certo numero di righe nulle nel calcolo del prodotto matrice-vettore per ricondursi nel caso di esatta divisibilità.

Di seguito è riportata un’illustrazione grafica del prodotto matrice-vettore



CALCOLO DI SPEED-UP, OVERHEAD ED EFFICIENZA.

L’algoritmo sequenziale prevede *n* prodotti scalari di lunghezza *m*, cioè:

La complessità di tempo sequenziale dell’algoritmo parallelo è pari a:

Si ricorda che tale complessità esprime il numero di operazioni eseguite dall’algoritmo parallelo eseguito da un’unica unità processante per il calcolo del prodotto matrice-vettore.

Nel caso di *MIMD-DM*, ogni riga della matrice *A* è assegnata a ciascun processore, quindi ogni processore avrà righe.

Il vettore *x* è presente in memoria per tutti i processori; pertanto, con *p* processori:

L’unica fase della prima strategia di parallelizzazione prevede il calcolo in parallelo di prodotti scalari di lunghezza *m*, cioe:

SPEED-UP

Lo speed-up è il rapporto tra l’algoritmo parallelo eseguito con un processore e l’algoritmo parallelo eseguito con p processori; misura la riduzione del tempo di esecuzione dell’algoritmo sequenziale rispetto al tempo di esecuzione dell’algoritmo parallelo.

Nel caso di prodotto-matrice vettore secondo la prima strategia di parallelizzazione, lo speed-up è pari allo speed-up ideale.

OVERHEAD

L’overhead totale misura quanto lo speed-up differisce da quello ideale, ovvero la quantità di operazioni che non è possibile parallelizzare.

L’algoritmo parallelo del calcolo matrice-vettore secondo il partizionamento per blocchi di righe della matrice non produce overhead.

EFFICIENZA

L’efficienza è il rapporto tra lo speed-up ed il numero di processori.

Nel nostro caso, l’efficienza è pari a quella ideale.

Dalle valutazioni di speed-up, overhead totale ed efficienza, l’algoritmo parallelo per il calcolo matrice-vettore secondo la prima strategia di parallelizzazione è considerato un algoritmo completamente parallelizzabile.

ISOEFFICIENZA

L’isoefficienza è la legge secondo cui si sceglie la nuova dimensione del problema, affinchè l’efficienza resti costante; è dimostrabile che è misurata dal rapporto tra gli overhead. Si ricorda che nel caso prodotto matrice-vettore, per ed s’intendono rispettivamente le dimensioni iniziali della matrice e le dimensioni al passo successivo.

Siccome l’overhead totale è e l’efficienza è basata sull’overhead, si ottiene che

Per convenzione, l’isoefficienza è posta uguale ad , ovvero è possibile considerare qualsiasi costante moltiplicativa per calcolare la dimensione e quindi controllare la scalabilità dell’algoritmo.

WARE-AMHDAL

Siccome è possibile distinguere la parte completamente parallela dalla parte completamente sequenziale, viene applicata la forma base della legge di Ware-Amhdal, per cui:

Nella fase di calcolo parallelo ciascun processore effettua prodotti scalari; vengono eseguite quindi delle operazioni.

Si ottiene:

Lo speed-up secondo la legge di Ware-Ahmdal è quindi pari a:

CONSIDERAZIONI

Sebbene

Di seguito vengono riportati i conti nel caso in cui n non sia esattamente divisibile per p:

COMPLESSITA’ DI TEMPO DELL’ALGORITMO PARALLELO

SPEED-UP

OVERHEAD

EFFICIENZA

WARE-AMHDAL

Siccome non è possibile distinguere la parte completamente parallela dalla parte completamente sequenziale, viene applicata la forma generalizzata della legge di Ware-Amhdal, per cui:

Ad ogni modo nella soluzione proposta, quando *n* non è esattamente divisibile per *p*, il numero delle righe diviene pari al prossimo numero divisibile per *p*. Ad esempio, se *p = 8, n = 12, m = 15,* la matrice assume dimensioni *16x15* piuttosto che *12x15*, aggiungendo righe nulle come elemento neutro del prodotto matrice-vettore e riconducendosi quindi sempre al caso di esatta divisibilità.

# Descrizione dell’algoritmo parallelo

L’algoritmo proposto per il calcolo del prodotto matrice-vettore secondo il partizionamento per blocchi di righe della matrice prevede:

* la configurazione di una griglia di processori;
* l’acquisizione dei dati provenienti da un file di testo da parte del processore master;
* la comunicazione e la distribuzione dei dati acquisiti da file di testo da parte del processore master;
* la fase di calcolo parallelo dei prodotti scalari da parte di ciascun processore;
* la collezione e la stampa dei risultati da parte del processore master.

I processori vengono disposti secondo una griglia *px1* periodica, in maniera tale da far corrispondere a ciascun processore un certo numero di righe, coerentemente con la strategia di parallelizzazione.

Il file di testo contiene sequenzialmente, una riga dietro l’altra, il numero di righe della matrice *n*, il numero di colonne della matrice *m*, gli elementi della matrice *A* e gli elementi del vettore *x*.

Il numero di righe *n* dev’essere strettamente maggiore del numero di processori *p*.

Il processore *master* legge quindi sequenzialmente il file di testo.

Nel caso in cui il numero di righe *n* non sia esattamente divisibile per il numero di processori *p*, vengono aggiunte righe nulle per ricondursi nel caso di esatta divisibilità; pertanto, ciascun processore effettuerà lo stesso numero di prodotti scalari di lunghezza *m*.

Il processore *master* comunica le dimensioni della matrice *A* con la funzione *MPI\_Bcast()* e le righe della matrice vengono distribuite con la funzione *MPI\_Scatter()* tra i vari processori.

Allo stesso modo, il vettore *x* viene inviato per intero agli altri processori mediante la funzione *MPI\_Bcast()*.

Ciascun processore calcola le componenti del vettore risultante *y* e successivamente queste vengono collezionate con la funzione *MPI\_Gather()* dal processore *master*, che si occupa della stampa della matrice *A*, il vettore *x* ed il vettore *y*.

**N.B.:** la parte relativa alla collezione dei risultati è una comodità introdotta per la stampa dei risultati a schermo, per tal motivo è esclusa dalla valutazione dei parametri di un algoritmo in ambiente parallelo e dalla presa dei tempi.

# Valutazione dei tempi e grafici

# Analizziamo il nostro algoritmo valutando in dettaglio alcune caratteristiche atte a specificare le prestazioni di un software parallelo.

# Queste consentiranno all’utente di capire in quale situazione è più opportuno utilizzare l’algoritmo e quando invece il suo utilizzo non reca alcun palese vantaggio.

Analizziamo in particolare:

* Tempo di esecuzione utilizzando un numero p>1 di processori. Indicheremo tale parametro con il simbolo T(p).
* Speed-Up: misura la riduzione del tempo di esecuzione dell’algoritmo sequenziale rispetto al tempo di esecuzione dell’algoritmo parallelo.
* Efficienza

# 

# Manuale Utente – Guida alla compilazione e all’esecuzione

L’intero progetto è stato sviluppato in ambiente Docker per poter simulare un cluster di processori.

Il programma è studiato per essere il più possibile indipendente dalla piattaforma utilizzata.

*Compilazione*



Verrà generato un file eseguibile.

*Esecuzione*

Lo script bash *employ.sh* prende in input il machine file contenente il numero di core per ogni macchina, il numero di processori, il file eseguibile, il numero di righe e colonne della matrice.



Dove:

* *x*: numero di processori con cui far girare l’algoritmo parallelo.
* *N*: numero di righe della matrice che si vuole generare.
* *M*: numero di colonne della matrice che si vuole generare.

# Glossario

Il glossario ha lo scopo fondamentale di chiarire il gergo tecnico usato e di evidenziare eventuali sinonimie e omonimie. Trattandosi di un contesto **informatico**, la maggioranza dei termini riguardano tale ambito, le informazioni riportate valgono per lo stato italiano. È possibile che in altri Paesi, tali termini tradotti letteralmente possono essere utilizzati in contesti che differiscono da quelli di nostro interesse.

|  |  |  |  |
| --- | --- | --- | --- |
| Termine | Descrizione | Sinonimi | Omonimi |
| Processore | Tipo di dispositivo hardware di un computer che si contraddistingue per essere dedicato all'esecuzione di istruzioni, a partire da un instruction set. | Unità di elaborazione | - |
| Cluster | Insieme di computer connessi tra loro tramite una rete telematica. | Gruppi | - |
| MIMD-DM | “Multiple Istruction Multiple Data – Distribuited Memory”.  Ambiente distribuito con cluster di processori che utilizzano una sola unità di controllo. |  | - |
| Docker | Software libero progettato per eseguire processi informatici in ambienti isolabili, minimali e facilmente distribuibili chiamati container Linux. |  | - |
| Machinefile |  |  | - |
| Mpicc | Comando usato per compilare e linkare programmi MPI scritti in linguaggio C. |  | - |
|  |  | - | - |